



1

Toleranz Leiterplattenloch siehe ept-Katalog /
pcb hole-tolerance see ept-catalogue

Oberfläche Y-Seite / surface Y side (b)

b	Gütestufe / class
2	II
3	III

nn = Polzahl pro Reihe (01-36)
nn = no. of contact/row (01-36)

Technische Änderungen vorbehalten / all data subject to amendment without notice

Werkstoff / Material:				Allgemeintoleranz / General tolerances		Maßstab / Scale: 2:1	
				Tolerierungsgrundsatz Fundamental tolerancing principle DIN ISO 8015		Verwendungsbereich / Range of application	
				A4		Kundenzeichnung / customer drawing	
				Datum / Date		Benennung / Description	
				Erst./Drawn		VarPol-Stiftleiste	
				Gepr./Insp.		VarPol-male connector	
						1- reihig / 1 - row; 3,4mm Tcom	
						Zeichnungsnummer / Drawing number	
						971-nn011-b1	
						Art / Art	
						C	
						Blatt / Sheet	
						1/1	
						Status/Status	
00 first edition 21.12.2011 Kowat.				ept ept GmbH www.ept.de		Gewicht / Weight:	
Version/Änderung / Revision Datum/Date Name/Name							